Жамбыл облысы әкімдігі білім басқармасы

«Білім» кәсіби гуманитарлық-техникалық колледжі

(білім беру ұйымының атауы)

**Оқу сабағының жоспары**

(теориялық немесе өндірістік оқыту)

Шифраторлар, дешифраторлар.

(сабақ тақырыбы)

**Модуль/Пән атауы** Ішкі тапсырмалардың өзара әрекеттесу сызбасын жасап, оларды бір тапсырмаға әзірлеу

**Дайындаған педагог** Нургисаева У.М

**20\_**25**\_ жылғы** «\_13\_\_\_» \_\_ақпан \_\_\_\_

**1. Жалпы мәліметтер**

Курс, оқу жылы, топ 2 курс, 2БҚ-23

Сабақ түрі: Жаттығу

**2. Мақсаты, міндеттері:**

**Оқу:** Студенттерге шифраторлар мен дешифраторлардың жұмыс принциптерін түсіндіру. Олардың цифрлық схемалардағы маңызын көрсету.

**Дамыту:** Цифрлық схемаларды құру және талдау дағдыларын жетілдіру.

**Тәрбиелік:** Ұқыптылық пен жауапкершілікті қалыптастыру.

**3. Оқу-жаттығу процесінде білім алушылар меңгеретін күтілетін нәтижелер және кәсіби дағдылар тізбесі:** Логикалық схемалар құру және оларды тәжірибе жүзінде сынау. Электрондық құрылғыларды жобалау кезінде шифраторлар мен дешифраторларды тиімді пайдаланады.

**4. Қажетті ресурстар:** ДК немесе ноутбуктер

**Токеймбетов Б.Т., Қасымбеков А.Б.** – Цифрлық құрылғылар және микропроцессорлар негіздері. Алматы: Қазақ университеті, 2018.

[***https://libr.aues.kz/facultet/frts/kaf\_e/2/umm/e\_3.htm***](https://libr.aues.kz/facultet/frts/kaf_e/2/umm/e_3.htm)

***5. Сабақтың барысы: (90 минут)***

**5.1. Ұйымдастыру кезеңі:** *( 3 мин )*

**5.2. Үй жұмысын жан-жақты тексеру:**

***“Менен сұрақ - Сізден жылдам жауап” әдісі*** *(15 минут)*

**Шифраторлар, дешифраторлар.**

Шифратор (Coder) – сигналға сәйкесті код қалыптастырушы құрылғы. Мысал ретінде сегіз кірісті (X7 … X0) шифратордың схемасын құру жолын қарастыралық. Кіріс саны сегіз болғандықтан, ол үшразрядты код (C2 … C0, CODE) қалыптастыру керек және кодтың қалыптасқанын жеке сигнал (O, OUT) арқылы құптауы керек (бұл сигнал қалыптасқан кодты қажетті жады буферіне жазып алуға пайдаланылады). Үлкен құрылымның құрамындағы жеке қызмет буындары әдетте, кезекпен  істейді, бұл олардың іске қосу кірісіне сәйкесті деңгейлі сигнал жіберілуі арқылы жүзеге асырылады. Осындай іске қосу кірісі (I, IN) біздің құрастыратын шифраторда да ескерілгені дұрыс. Тағы бір ескеретін мәселе: қалыпты қызмет буындарының іске қосу кірісі мен құптау шығысындағы сигналдың жандандыру деңгейі төменгі (0) мәнінде алынады. Шифратордың информациялық кірістеріне түсетін сигналдардың да жандандыру деңгейі төменгі (0) мәнінде болғаны бұндай құрылғыны іс жүзінде құруға ыңғайлы болады.

Шифратордың келтірілген түсіндірме суреттемесі оның ақиқаттық кестесін құруға толық мәлімет береді, келтірілген түсіндірме мәліметтерінің негізінде сол кестені (1.8-кесте) құралық.

1.8 К е с т е

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| I | Xi | C2 | C1 | C0 | O |
| 0 | 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 0 |
| 2 | 0 | 1 | 0 | 0 |
| 3 | 0 | 1 | 1 | 0 |
| 4 | 1 | 0 | 0 | 0 |
| 5 | 1 | 0 | 1 | 0 |
| 6 | 1 | 1 | 0 | 0 |
| 7 | 1 | 1 | 1 | 0 |
| 1 | x | 0 | 0 | 0 | 1 |

Кесте деректерінің негізінде жазылған шифратор шығыстарының логикалық өрнектері:

https://libr.aues.kz/facultet/frts/kaf_e/2/umm/e_3.files/image051.gif;

https://libr.aues.kz/facultet/frts/kaf_e/2/umm/e_3.files/image052.gif;

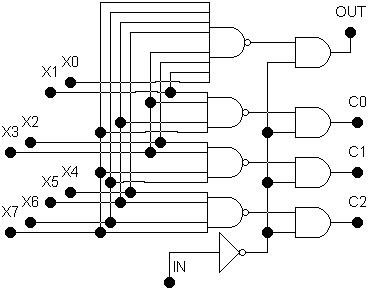
https://libr.aues.kz/facultet/frts/kaf_e/2/umm/e_3.files/image053.gif;

https://libr.aues.kz/facultet/frts/kaf_e/2/umm/e_3.files/image054.gif

https://libr.aues.kz/facultet/frts/kaf_e/2/umm/e_3.files/image055.gif.

Бұл өрнектер алдымен НЕМЕСЕ функциялары арқылы жазылып, сосын де Морган заңын пайдалану арқылы ЖӘНЕ-ЕМЕС функциясымен суреттелген түріне түрлендірілді; оған тағы бір себеп – ЖӘНЕ-ЕМЕС элементтерінің олардың ішкі құрылымына байланысты тез әрекеттілігі басқа элементтермен салыстырғанда жоғары болады.

1.10-суретте шифратордың жазылған өрнектер негізінде құрылған схемасы келтірілген.



1.10 Сурет

Шифратор схемада шартты сызба белгілемесімен (1.11, *a*-сурет) көр-сетіледі, ал 1.11, *b*-суретте Electronics Workbench бағдарламасының мүмкін-дігін пайдалану арқылы жүзеге асырылған алдыңғы жиналған схеманың біріктірілген жеке блок (Subcircuit) түріндегі суреттемесі келтірілген (оның сәйкесті шықпалары олардың келтірілген құрылым схемасындағы орналастырылым бағытына сай шығарылған).

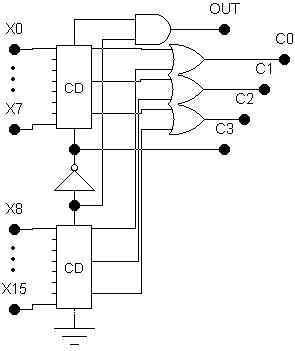
|  |  |
| --- | --- |
| https://libr.aues.kz/facultet/frts/kaf_e/2/umm/e_3.files/image057.gif | https://libr.aues.kz/facultet/frts/kaf_e/2/umm/e_3.files/image058.jpg |
| *a* | *b* |

1.11 Сурет

Құрылған шифратордың айта кететін бір кемшілігі бар, оған екі сигнал қатар жіберілген жағдайда оның шығарған коды шым-шытырық бірдеңеге айналып кетеді. Осындай жағдайды болдырмас үшін шифратордың өндірісте шығарылатын микросхемалары (мысалы, 74148 микросхемасы), әдетте, мәртебелі түрде құрылады. Яғни олар түскен бірнеше сигналдың белгіленген мәртебесі жоғарғысының кодын шығарады да қалғандарына көңіл бөлмейді.

**1.2.3.1.1 Шифратордың өлшемін ұлғайту**

Көптеген жағдайда таңдап алынған шифратор микросхемасының өлшемі (кіріс саны) қойылған талапқа сай келмей, оны ұлғайту қажет болады. Мысалы, 74148 микросхемасы сегіз кірісті мәртебелі шифратор қызметін атқарады. Осындай миросхемалар негізінде (немесе алдыңғы құрылған схеманың жабық түріндегі блогы арқылы) кіріс саны екі есе ұлғайтылған шифратор құруға болады (1.12-сурет).



1.12 Сурет

**1.2.3.2 Дешифраторлар**

Дешифратор (Decoder) – кірістеріне түскен екілік кодқа сәйкесті шығысында сигнал қалыптастырушы құрылғы. Мысал ретінде төрт теріс шығысты (Q3 … Q0) дешифратордың схемасын құру жолын қарастыралық. Шығыс саны төртеу болғандықтан, оның кірісіне түсетін код екіразрядты (A1A0) болады. Дешифратордың іске қосу кірісіндегі (E, Enable) сигналдың жандандыру деңгейін төменгі (0) мәнінде алалық.

Дешифратордың келтірілген түсіндірме суреттемесінің негізінде, оның ақиқаттық кестесін (1.9-кесте) құрайық.

1.9 К е с т е

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| E | A1 | A0 | Q3 | Q2 | Q1 | Q0 |
| 0 | 0 | 0 | 1 | 1 | 1 | 0 |
| 0 | 1 | 1 | 1 | 0 | 1 |
| 1 | 0 | 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 | 1 | 1 |
| 1 | x | x | 1 | 1 | 1 | 1 |

Кесте деректерінің негізінде жазылған дешифратор шығыстарының логикалық өрнектері:

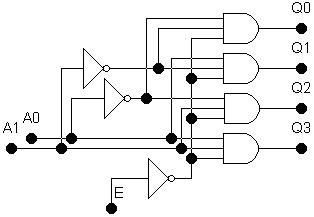
https://libr.aues.kz/facultet/frts/kaf_e/2/umm/e_3.files/image060.gif;

https://libr.aues.kz/facultet/frts/kaf_e/2/umm/e_3.files/image061.gif;

https://libr.aues.kz/facultet/frts/kaf_e/2/umm/e_3.files/image062.gif

https://libr.aues.kz/facultet/frts/kaf_e/2/umm/e_3.files/image063.gif.

1.13-суретте дешифратордың жазылған өрнектер негізінде құрылған схемасы келтірілген.



1.13 Сурет

Дешифратор схемада шартты сызба белгілемесімен (1.14, *a*-сурет) көрсетіледі, ал 1.14, *b*-суретте оның жиналған схемасының біріктірілген жеке блок түріндегі суреттемесі келтірілген.

|  |  |
| --- | --- |
| https://libr.aues.kz/facultet/frts/kaf_e/2/umm/e_3.files/image065.gif | https://libr.aues.kz/facultet/frts/kaf_e/2/umm/e_3.files/image066.jpg |
| *a* | *b* |

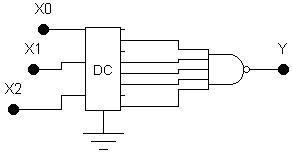
1.14 Сурет

**1.2.3.2.1 Дешифратор негізінде қиыстырма құрылғы құру**

Күрделі логикалық функцияның өрнегінің жазылу тәртібін қарастыру кезінде (1.1.4-тарау) функцияның алынған логикалық өрнегіне (1.1) көз салсақ, ондағы әрбір термнің тура сегіз шығысты дешифратордың сәйкесті шығыстарының адресі екендігін көреміз. Демек, осындай дешифратордың сәйкесті шығыстарын бескірісті НЕМЕСЕ элементінің кірістеріне жалғау арқылы берілген функцияны жүзеге асыруға болады. Егер дешифратор теріс шығысты болса, онда (1.1) өрнегін де Морган заңы арқылы түрлендіреміз:

https://libr.aues.kz/facultet/frts/kaf_e/2/umm/e_3.files/image067.gif.

Алынған өрнектен берілген құрылғының қызметін теріс шығысты дешифратор негізінде жүзеге асыру үшін оның сәйкесті шығыстарына бескірісті ЖӘНЕ-ЕМЕС элементін жалғау жеткілікті екендігі көрініп тұр (1.15-сурет).



1.15 Сурет

Қиыстырма құрылғыны дешифратор негізінде құру тәсілі – аса ыңғайлы тәсіл: біріншіден, логикалық өрнекті минимизациялаудың қажеті жоқ (дәлірек айтқанда, өрнектің де қажеті жоқ, қажетті жалғамдар кестеден көрініп тұр), екіншіден, жалғыз дешифратор негізінде бірнеше функцияны қатар жүзеге асыруға болады.

### **Тапсырмалар**

#### ****1. Теориялық тапсырмалар:****

1. **Шифратор мен дешифратордың айырмашылығын түсіндіріңіз.**
2. **Шифраторлардың негізгі түрлерін сипаттаңыз және олардың қолданылу салаларын атаңыз.**
3. **Дешифраторлардың жұмыс принципін түсіндіріңіз.**
4. **Келесі логикалық схемалардың қайсысы шифратор, қайсысы дешифратор екенін анықтаңыз:**
   * 4 кіріс және 2 шығыс бар құрылғы.
   * 3 кіріс және 8 шығыс бар құрылғы.

### **1. Шифратордың кірісіне келесі мәндер берілген: 0010. Шығыста қандай код болады?**

Шифратор (encoder) — бірнеше кірісі бар, бірақ тек біреуі ғана белсенді болатын құрылғы. Бұл кіріс сәйкес кодқа түрлендіріледі.

**Егер 4 кірісті 2-лік шифраторды қарастырсақ:**

* Кіріс **0010** → бұл **екінші (1-ден бастап санағанда) кіріс белсенді** деген сөз.
* 4 кірісті 2-лік шифратор **екі биттік шығыс береді**.

| **Кіріс** | **Шығыс (Y1 Y0)** |
| --- | --- |
| 0001 | 00 |
| 0010 | 01 |
| 0100 | 10 |
| 1000 | 11 |

Берілген **0010 кірісі үшін шығыс код: 01**

### **2. Дешифраторға 101 сигналы келіп түсті. Қандай шығыс активті болады?**

Дешифратор (decoder) — **n бит кіріс сигналы бойынша 2^n шығыс сызықтарының бірін белсенді ететін құрылғы.**

**3 кірісті дешифратор (3-bit decoder) 8 шығысқа ие (2³ = 8).**

| **Кіріс (A2 A1 A0)** | **Активті шығыс (Y)** |
| --- | --- |
| 000 | Y0 |
| 001 | Y1 |
| 010 | Y2 |
| 011 | Y3 |
| 100 | Y4 |
| 101 | Y5 |
| 110 | Y6 |
| 111 | Y7 |

**Берілген кіріс: 101**

* **101 → Y5 шығысы белсенді болады.**

#### ****2. Есептер:****

1. Шифратордың кірісіне келесі мәндер берілген: 0100. Шығыста қандай код болады?
2. Дешифраторға 011 сигналы келіп түсті. Қандай шығыс активті болады?
3. 8 кірісті 3-биттік шифраторға 00010000 сигналы берілді. Шығыста қандай код пайда болады?
4. 2 кірісті 1-биттік шифраторда кіріс мәні 10 болғанда, шығыста қандай код болады?

|  |  |  |
| --- | --- | --- |
| **Білдім** | **Білемін** | **Білгім келеді** |
|  |  |  |

**Рефлексия**

**Үй тапсырмасы –** Практикалық жұмыс №2 орындау және қорғау